

■10 群 (集積回路) - 4 編 (メモリ LSI)

1 章 各種メモリの分類と位置付け

(執筆者: 仁田山晃寛) [2009 年 8 月 受領]

■概要■

不揮発性半導体メモリの最近の応用市場と技術動向を概観し、今後の技術展望を論じる。各種メモリは、それぞれの特徴を生かしながら、各種 Application に対応すべく技術開発されてゆくが、大局的には Working Memory, Code Storage Memory, Data Storage Memory に三極化されてゆくと推測される。Working Memory に関しては、Endurance 特性から、FeRAM, MRAM が有望で、将来の高密度化の可能性から Spin 注入型 MRAM が注目されている。Code Storage Memory に関しては、PRAM が有望である。Data Storage Memory に関しては、微細化のみに頼らずに継続的なビットコスト低減を可能にする大容量メモリが切望される。

【本章の構成】

本編では、メモリ応用市場 (1-1 節)、各種メモリの特性比較と位置付け (1-2 節)、各種メモリの技術課題 (1-3 節) について述べる。

■10 群 - 4 編 - 1 章

1-1 メモリ応用市場

(執筆者：仁田山晃寛) [2008 年 10 月 受領]

今後の高度情報化社会の更なる進展に伴い、将来はコンピュータが携帯電話や情報家電だけでなく、人、家庭、自治体、企業、公的施設、自動車、道路、建物などすべてのモノに組み込まれ、超高速・大容量のネットワークインフラに接続されてゆく(図 1・1 参照)。このネットワークに接続されるすべてのモノは、簡単なデータから高精細な動画などの大規模コンテンツまで大きく変動するデータを自由に利用できる必要があり、そのような環境を実現するためには、各機器に低コスト・低消費電力で高速・大容量の半導体メモリの搭載が不可欠になると推測される。各種メモリは、図 1・1 にもあるように、それぞれの特性を生かしながら適した市場を形成してゆくと推測される。

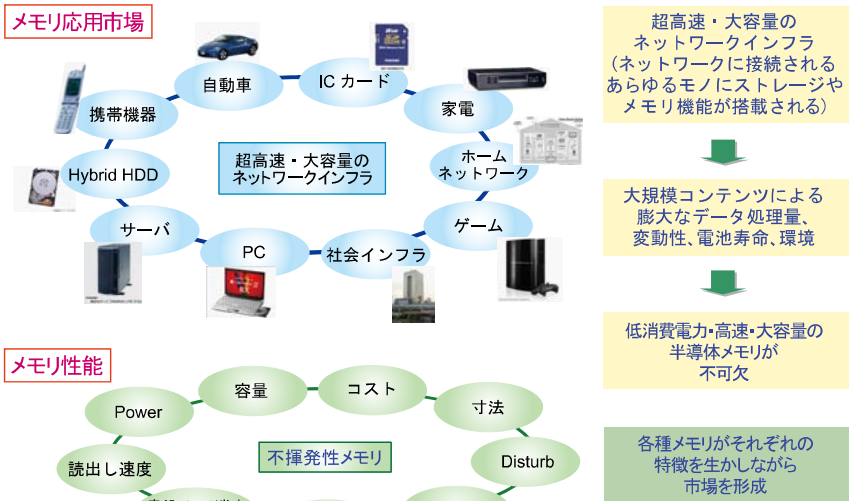


図 1・1 将来の高度情報通信社会と半導体メモリ







■10 群 - 4 編 - 1 章

1-2 各種メモリの特性比較と位置付け

(執筆者：仁田山晃寛) [2008年10月受領]

表 1・1 に各種不揮発性メモリの Bench Mark 表を示す。書き込み・消去速度に対する各種メモリのビット容量との相関を図 1・2 に、Endurance 特性との相関を図 1・3 にそれぞれ示す^{1)~7)}。

表 1・1 各種不揮発性メモリの Bench Mark 表

	NAND Toshiba, Samsung Hynix, IM	NOR Toshiba, Intel, Spansion	FeRAM Toshiba, Fujitsu, Ti, Samsung	MRAM Freeseale, Samsung, Toshiba	PRAM Samsung, STMicro	ReRAM Samsung, Micron, Spansion	PMC Quimonda Axson
Cell Structure	Floating Gate MONOS	Floating Gate MONOS	Chain 1Tr/1Cap	1Tr/1MTJ	1Tr/1R 1Diode/1R	1Tr/1R	1Tr/1R
Program/Erase	FN Tunnel/ FN Tunnel	Hot Electron/ Hot Hole	Voltage Pulse	Spin Transfer	Current Pulse	Current Pulse	Current Pulse
Multi-Level	4 Levels	4 Levels	2 Levels	2 Levels	4 Levels	2 Levels	4 Levels
Cell Size/Bit	0.0037um ²	0.012um ²	0.612um ²	1.872um ²	0.047um ²	-	0.26um ²
Design Rule @ 2007	0.043um	0.045um	0.13um	0.24um	0.11um	-	0.18um
Capacity @ 2007	16Gb	1Gb	64Mb	16Mb	512Mb	-	2kb
Program Time	100usec	1usec	1-10nsec	10nsec	500nsec	10nsec	250nsec
Erase Time	1msec	1sec	1-10nsec	10nsec	50nsec	10nsec	5250nsec
P/E Current/cell	150nA・2.4nA	120uA・~ nA	10uA・10uA	200uA・ 200uA	50uA・ 450uA	30uA・60uA	200uA・ 200uA
Endurance (target)	1E4	1E4	1E14	1E15	>1E9	1E>6	1E>10
Retention (target)	10yr@25C	10yr@55C	10yr@85C	10yr@85C	10yr@85C	10yr@85C	10yr@85C
M.P. Time	2007	?	2008	2010	2008	?	?
							
Paper	K.Kanda et al, ISSCC2008	J.Javanifard et al, ISSCC2008	K.Hoya et al, ISSCC2006	Y.Iwata et al, ISSCC2006	K.J.Lee et al, ISSCC2007	K.Tsunoda et al, IEDM2007	N.Gilbert et al, J.SSC2007

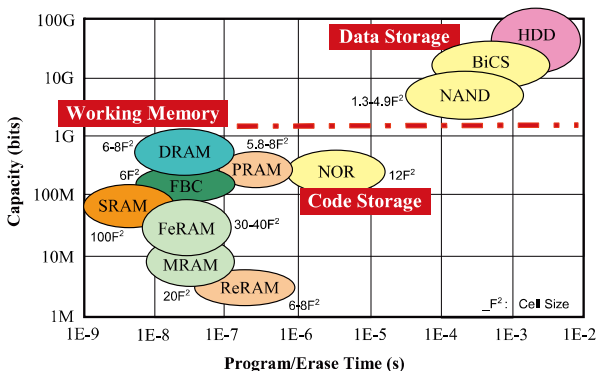


図 1・2 各種メモリのビット容量と書き込み/消去時間との関係

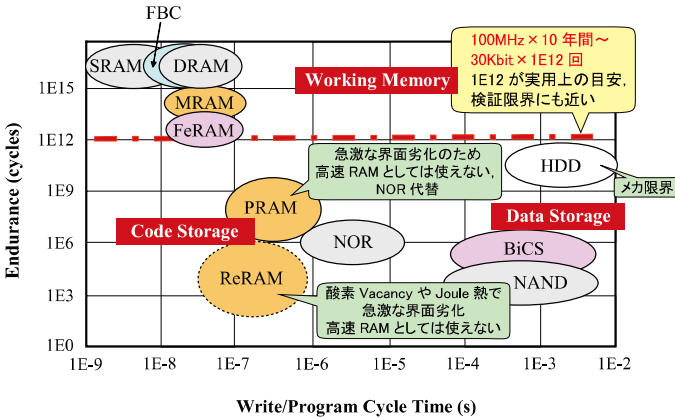


図 1-3 各種メモリの Endurance 特性と書き込み/消去時間との関係

ここに見るように、各種メモリは、大局的には高速中容量の Working Memory、中速中容量の Code Storage Memory、低速大容量の Data Storage Memory に三極化されてゆくと推測される。Working Memory に関しては、Endurance 特性から、FeRAM、MRAM が有望で、将来の高密度化の可能性から Spin 注入型 MRAM が注目されている。PRAM 及び ReRAM では、そのメモリ動作機構から、相変化や熱変化による急激な界面劣化が原理的に発生し、 $1E12$ 以上の書き換え実現は難しく、Working Memory には適さないと考えられる。しかし、PRAM は最近の微細セル開発の実証から Code Storage Memory としては有望である。ReRAM は、更なる動作機構の詳細理解、抵抗変化材料・電極材料の最適な組み合わせの探求などが必要であるが、今後の開発の進展に期待したい。Data Storage Memory に関しては、微細化のみに頼らずに継続的なビットコスト低減を可能にする大容量メモリが切望される。

■参考文献

- 1) K. Kanda, et. al., "A 120 nm² 16 Gb 4-MLC NAND Flash Memory with 43 nm CMOS Technology," ISSCC Dig., pp.430-431, 2008.
- 2) J. Javanifard, et. al., "A 45 nm Self-Aligned-Contact Process 1 Gb NOR Flash with 5 MB/s Program Speed," ISSCC Dig., pp.424-425, 2008.
- 3) K. Hoya, et. al., "A 64 Mb chain FeRAM with quad-BL architecture and 200 MB/s burst mode," ISSCC Dig., pp.134-135, 2006.
- 4) Y. Iwata, et. al., "A 16 Mb MRAM with FORK wiring scheme and burst modes," ISSCC Dig., pp.138-139, 2006.
- 5) K. J. Lee, et. al., "A 90 nm 1.8 V 512 Mb Diode-Switch PRAM with 266 MB/s Read Throughput," ISSCC Dig., pp.472-473, 2007.
- 6) K. Tsunoda, et. al., "Low Power and High Speed Switching of Ti-doped NiO ReRAM under the Unipolar Voltage Source of less than 3 V," IEDM Tech., Dig., pp.767-770, 2007.
- 7) N. Gilbert, et. al., "An Embeddable Multilevel-Cell Solid Electrolyte Memory Array," J. SSC, pp.1383-1391, 2007.

■10 群 - 4 編 - 1 章

1-3 各種メモリの技術課題

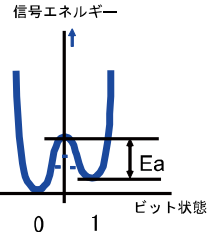
(執筆著：仁田山晃寛) [2008 年 10 月 受領]

図 1-4 には、各種メモリの Retention 特性の原理的考察を示す。信号反転の活性化エネルギーが大きいかからと言って必ずしも Retention 特性が良い訳ではなく、信号蓄積している要素の母数やリークパスが多いと、Retention 特性は劣化する。Retention 特性改善には、材料、プロセス選択から回路動作も含めた総合的な視点が必要である。

Retention: データ保持時の信号量劣化

母数 A が小さく、Ea が大きい程、Retention 特性改善。

	Data Loss Mechanism	Causes	A	Ea
DRAM	Charge Loss	Junc. Leak GIDL	# of Defects	0.1~0.5eV
NAND	Charge Loss	SILC	# of Defects	3.1eV
FeRAM	Polarization Loss	Thermal Depole	# of B-sites	0.3eV
MRAM	Spin Reversal	Thermal Reversal	# of Spins	1.75eV
PRAM	Phase Change Re-crystallization	Thermal Nucleation	# of Nucleus	3~4eV
ReRAM	Filament Change	Vo Diffusion	# of Vo	?
PMC	Filament Dissolution	Thermo- chemical Reaction	Conc. of Solid Electrolyte	0.2eV



信号量劣化量

$$F = A \exp(-Ea/kT)$$

Ea が大きくても信号量
ロスの母数が多いと、
また欠陥が多いと、
Retention 特性悪化

図 1-4 各種メモリの Retention 特性比較

図 1-5 には、各種メモリの Endurance 特性の考察を示す。多くのメモリでの Endurance 特性の劣化は、書き込み/消去時のメモリ材料及び電極界面でのエネルギー損失に伴う材料劣化（ダメージ）の蓄積によって起こる。Endurance 特性改善には、このダメージの発生を極力抑制する材料・プロセス選定が重要である。

Endurance: 書き換え回数増加に伴う信号量劣化

- DRAM 劣化無し
- SRAM 劣化無し
- Flash トンネル絶縁膜劣化
- FeRAM 強誘電体 / 界面の電荷蓄積
- MRAM MTJバリア膜 / 界面劣化
- PRAM 相変化材料 / 電極界面劣化
- ReRAM/PMC 抵抗変化材料 / 電極界面劣化

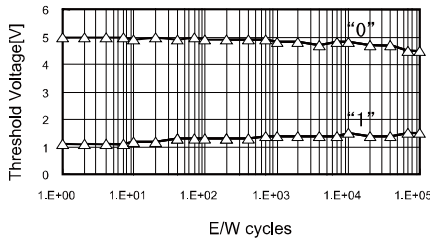


図 1-5 各種メモリの Endurance 特性比較

今後、更に桁違いに大きく発展するメモリ応用市場が期待されているが、各種メモリは、製品化に向けて表 1-2 に示すようなまだ多くの技術課題を解決する必要がある、今後の研究開発の進展を期待する。

表 1-2 各種メモリの技術課題

メモリ	技術課題
DRAM	High-k キャパシタ絶縁膜, 高アスペクト比キャパシタ加工, Petention 特性劣化制御, アレイ Tr 駆動能力向上, セル寄生抵抗低減
FBC	信号量確保, Power 低減, Retention 特性改善, Scalability
SRAM	ゲート絶縁膜リーク制御, Stress Engineering による移動度増強, Soft Error 制御, メタル電極
NAND	高アスペクト比セル微細加工, 隣接セル間干渉制御, セル短チャネル効果改善, 信頼性確保 書込み電圧低減, 高誘電体インターポリ膜, 薄膜トンネル絶縁膜
NOR	セル短チャネル効果, 隣接セル間干渉抑制
FeRAM	Imprint 特性改善, キャパシタ加工ダメージ抑制, BEOL ダメージ抑制, Endurance 特性改善, 3次元キャパシタ実現, セル微細化
MRAM	書込み電流削減, MTJのMR比向上, Switching 特性のセル間 / 事象間 / 熱的パラツキ抑制, Scalability の確保, BEOL プロセスの低温化
PRAM	書込み電流削減, Endurance 特性改善, 隣接セル干渉, 蓄熱効果抑制, Retention 改善, Set 時間高速化
ReRAM	詳細メカニズムの解明, 抵抗変化材料 / 電極材料選択, 信頼性 (Endurance 特性) 改善
PMC	動作安定化, 信頼性 (Endurance 特性, Retention 特性) 改善, Over Write 制御
有機メモリ	熱的安定化, 信頼性 (Endurance 特性, Retention 特性) 改善, BEOL プロセスの低温化