

■10 群 (集積回路) - 6 編 (アナログ LSI)

3 章 フィルタ回路

【本章の構成】

本章では以下について解説する.

3-1 Active-RC フィルタ

3-2 Gm-C フィルタ

3-3 スイッチトキャパシタフィルタ

■10 群-6 編-3 章

3-1 Active-RC フィルタ

(執筆者：板倉哲朗) [2009年6月 受領]

Active-RC フィルタは、増幅回路と抵抗 R 、容量 C からなる能動フィルタで、多重帰還構成、サレンキー (Sallen-Key) 構成、Biquad 構成、リープフロッグ構成などがよく知られている。図 1・1 に示す多重帰還構成では演算増幅回路 1 個で 2 次のフィルタを、サレンキー構成では増幅回路 1 個で 3 次のフィルタを構成している。多重帰還構成は、サレンキー構成に比べ素子感度が小さいが、素子値の広がりが大きくなる。また、多重帰還構成では演算増幅回路が必要であるが、増幅回路の利得を 1 でサレンキー構成のフィルタを設計する場合、増幅回路をソースフォロアやエミッタフォロアといった簡単な回路で実現できる。

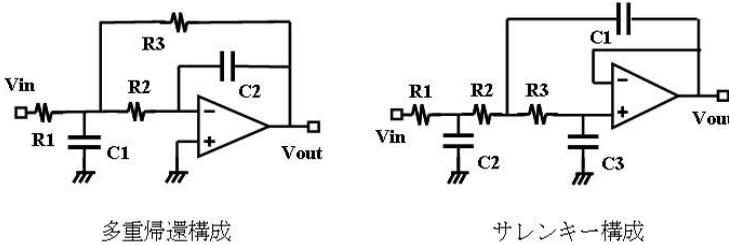


図 1・1 Active-RC フィルタの例

Biquad 構成では、演算増幅回路と R, C を用いた積分器を用い、2 次のフィルタを実現する。Biquad 構成や多重帰還構成、サレンキー構成などで高次のフィルタを実現する場合は、2 次と 1 次のフィルタに分割し、各々を連続接続させる構成をとる。その他、高次のフィルタは、図 1・2 に示すように、積分回路と加算回路で実現するリープフロッグ構成もよく用いられる。リープフロッグ構成は、LC ラダーフィルタのインダクタに流れる電流と容量にかかる電圧の関係式から求めたもので、電流の値を電圧として置き換えて実現している。LC ラダーフィルタを基にしているの、素子感度は小さい。

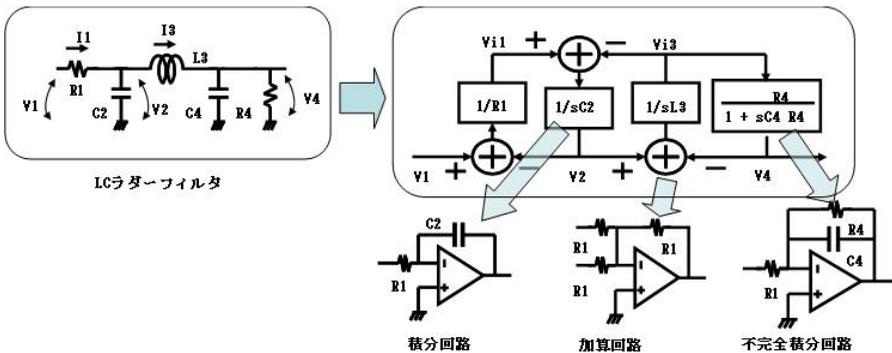


図 1・2 Active-RC フィルタ (リープフロッグ構成)

Active-RC フィルタでは、抵抗や容量の絶対ばらつきにより、フィルタのカットオフ周波数がばらつく。抵抗値や容量値を切り替えてカットオフ周波数を合わせるオートチューニング技術も多数報告されている。積分器を構成する演算増幅回路の利得が低いと、フィルタの損失が大きくなり、 Q が下がる。 Q の観点からすると、カットオフ周波数付近で、演算増幅回路には少なくとも 40 dB 程度の利得が望ましい。

■10 群-6 編-3 章

3-2 Gm-C フィルタ

(執筆者：板倉哲朗) [2009年6月 受領]

Gm-C フィルタは、トランスコンダクタと容量 C で構成した積分器を用い、Transconductor-C フィルタ、OTA-C フィルタとも言われる。Biquad 構成のほか、LC ラダーフィルタを基に、リープフロッグ構成や図 2・1 に示すようにインダクタ L をトランスコンダクタと容量で模擬する構成が広く用いられている。 L をトランスコンダクタと容量で模擬するには、2 個のトランスコンダクタの各々の入力を他方の出力に接続して構成した gyration を用いる。片側接地の L は gyration 1 個と容量で模擬できるが、フローティングの L は図 2・1 に示すように 2 個の gyration と 1 個の容量で模擬する。

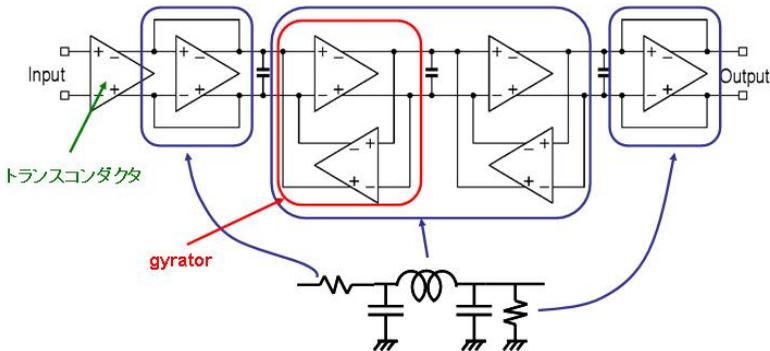


図 2・1 Gm-C フィルタの一例

Gm-C フィルタでは、トランスコンダクタの電圧-電流変換特性の線形性がフィルタの歪みに影響する。このため、トランスコンダクタの線形化技術の研究は盛んで、バイポーラトランジスタでも MOS トランジスタでも多数報告されている。図 2・2 は MOS トランジスタを用いたトランスコンダクタの例で、(a) に示す回路は MOS トランジスタの線形領域を用いたもので、 M_1 が線形領域で動作するようドレイン-ソース間電圧を V_b で設定している。(b) に示す回路は縮退抵抗 R を用いるもので、この構成は、MOS トランジスタだけでなくバイポーラトランジスタでもよく使われる。

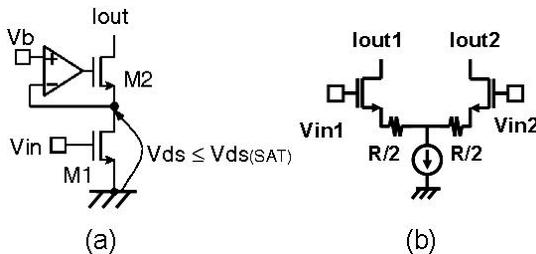


図 2・2 トランスコンダクタ回路の例

なお、トランスコンダクタンスの出力抵抗は損失となるため、出力抵抗が低いと Q が下がる。このため、トランスコンダクタの出力抵抗は、十分に高いことが要求される。図 2・2(a) の例では、 M_2 によるカスコード回路により、出力抵抗を高くしている。

フィルタのカットオフ周波数は、トランスコンダクタのトランスコンダクタンスや容量値でばらつく。このための Active-RC フィルタと同様に、オートチューニング技術も多数報告されている。チューニングは、トランスコンダクタンスを調整することにより行う。

■10 群-6 編-3 章

3-3 スイッチトキャパシタフィルタ

(執筆著者：板倉哲朗) [2009年6月 受領]

スイッチトキャパシタフィルタは、スイッチトキャパシタ積分器を用いて実現したものである。スイッチトキャパシタ積分器は、スイッチと容量とスイッチを制御するクロックで抵抗を模擬し、これと演算増幅回路を用いて構成する。

図 3・1 にスイッチトキャパシタ積分器とスイッチの実現例を示す。図 3・1(a) は反転型積分器の構成で、 Φ_1 の期間に C_1 を V_{in} となるように充電し、 Φ_2 の期間で C_1 に充電した電荷を C_0 に転送するものである。 Φ_1 と Φ_2 の期間で 1 周期 T となる。1 秒間に転送される電荷は、 $V_{in} C_1 / T$ となる。よって、電荷の平均値を電流と考えると、スイッチと C_1 は、抵抗 $R (= T / C_1)$ を模擬している。図 3・1(b) は、非反転型積分器の構成となる。図 3・1(c), (d) に示すようにスイッチは MOS トランジスタで実現できる。図 3・1(a) の構成のスイッチトキャパシタ積分器の伝達関数は、 $H(z) = -(z^{-1} C_1 / C_0) / (1 - z^{-1})$ となる。このように、スイッチトキャパシタ積分器は、その伝達関数から分かるように積分器の特性が容量比とクロック周波数 ($1/T$) で決まるため、これを用いたスイッチトキャパシタフィルタの特性が容量比とクロック周波数で決まる。よって、集積化した際に Active RC Filter や Gm-C Filter とは異なり、カットオフ周波数が製造ばらつきの影響を受けにくい。

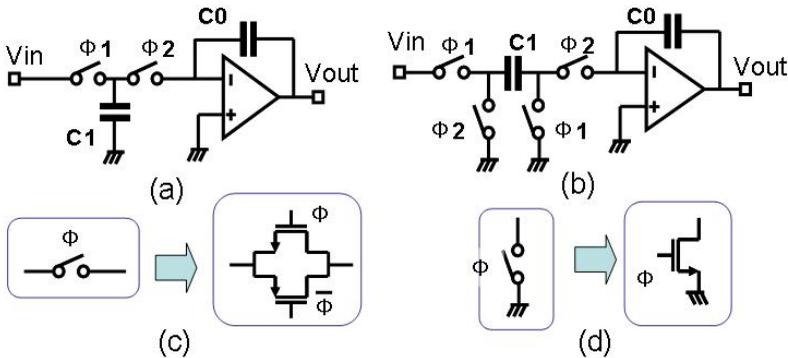


図 3・1 スイッチトキャパシタ積分器とスイッチ実現例

連続時間フィルタからは、 s - z 変換をしてフィルタの伝達関数を決める。フィルタ構成としては、Biquad 構成やリープフロッグ構成などが広く用いられる。

電源電圧が低下するとスイッチ動作する電圧範囲が減る。これを解決するため、演算増幅回路出力部にスイッチ機能を持たせたスイッチトオペアンプや演算増幅回路の正入力端子に印加されているバイアス電圧 (交流グラウンドの電圧) に出力電圧をリセットするリセットオペアンプ、また、閾値電圧の低いトランジスタを用いたときのオフ抵抗を高める構成など、低電圧化に向けた技術が多数報告されている。

演算増幅回路は、クロックの半周期内で電荷転送を行わなければならない。このため、演算増幅回路の帯域を確保しなければならない。目安として、クロック周波数の5倍のユニティゲイン周波数が演算増幅回路に求められる。

なお、スイッチトキャパシタフィルタは、サンプリング系なので、入力信号の高域周波数成分の低域への折り返しを避けるため、連続時間フィルタで構成する **antialiasing** フィルタが必要となる。